# HIGH-THERMAL-CONDUCTI SEMICONDUCTOR

Y-TYPE CERAMIC PACKAGE FOR

Patent number:

JP7099268

**Publication date:** 

1995-04-11

Inventor:

NATSUHARA MASUHIRO; others: 01

Applicant:

SUMITOMO ELECTRIC IND LTD

Classification:

- international:

H01L23/12; C04B37/02; H01L23/12; H01L23/14;

H01L23/373

- european:

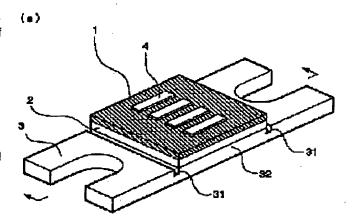
Application number: JP19940165903 19940624

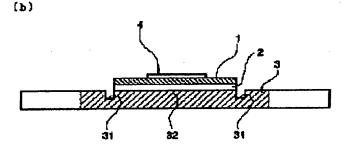
Priority number(s):

Report a data error here

#### Abstract of JP7099268

PURPOSE: To decrease thermal resistance lower than a conventional device and to achieve the low cost by containing a metal plate made of Cu or alloy mainly comprising Cu, which is bonded to the surface of a ceramic substrate at the opposite side with respect to the side for mounting a semiconductor element and has the thickness larger than the ceramic substrate. CONSTITUTION: An AIN substrate 1, on the surface of which four semiconductor elements 4 are mounted, a Cu plate 2, which is bonded to the lower surface of the substrate 1, and a metal member 3 made of Cu-W alloy for mounting the substrate and the plate, are provided. Two grooves 31 are provided in the vicinity of the central part of the metal member 3 so as to cross the member. Thus, a mounting part 32 is formed. The Cu plate 2 is brazed to the mounting part 32 of the metal member 3. Ushaped notches are formed at both ends of the metal member 3. When a ceramic package is mounted on a wiring board or the like, the package is fixed to the board with machine screws and the like by utilizing the notches. Thus, the thermal resistance becomes lower than that of a conventional package, and high output-power elements can be mounted.





Data supplied from the esp@cenet database - Patent Abstracts of Japan

## (19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号

# 特開平7-99268

(43)公開日 平成7年(1995)4月11日

(51) Int.Cl.6

識別記号

FΙ

技術表示箇所

H01L 23/12

庁内整理番号 301 C

C 0 4 B 37/02

Z

H01L 23/12

H01L 23/12

23/ 14

審査請求 未請求 請求項の数7 FD (全 8 頁) 最終頁に続く

(21)出願番号

特願平6-165903

(22)出願日

平成6年(1994)6月24日

(31) 優先権主張番号 特願平5-179950

(32) 優先日

平5 (1993) 6 月25日

(33)優先権主張国

日本(JP)

(71)出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72)発明者 夏原 益宏

兵庫県伊丹市昆陽北一丁目1番1号 住友

**電気工業株式会社伊丹製作所内** 

(72)発明者 請川 治平

兵庫県伊丹市昆陽北一丁目1番1号 住友

重気工業株式会社伊丹製作所内

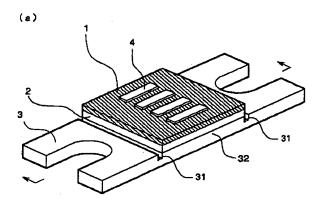
(74)代理人 弁理士 越場 隆

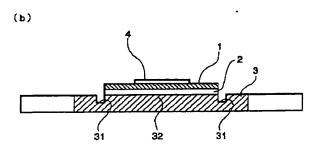
## (54) 【発明の名称】 半導体用高熱伝導性セラミックスパッケージ

#### (57)【要約】

【構成】 上面に半導体素子4を搭載したA1NまたはBe Oの基板1と、基板1の下面に接合された基板1と同寸 のCu板2と、それらを搭載するCu-W合金の金属部材3 とを備える。基板1の下面でなく、逆に基板1の上面に Cu板2が接合されていても、基板1の両面にCu板2が接 合されていてもよい。また、金属部材3は、Cu板2が接 合された基板1の厚さに対応して、基板搭載部分が薄く されていてもよい。

【効果】 熱抵抗が従来のセラミックスパッケージより も小さく、低コストで製造できる。





#### 【特許請求の範囲】

【請求項1】 半導体素子を搭載するA1NまたはBeOの セラミックス基板と、前記セラミックス基板の半導体素 子を搭載する側とは反対側の面に接合され、前記セラミ ックス基板の厚さ以上の厚さを有するCuまたはCuを主と する合金の金属板とを含むことを特徴とする半導体用高 熱伝導性セラミックスパッケージ。

【請求項2】 前記セラミックス基板の半導体素子を搭 載する側の面に接合されたCuまたはCuを主とする合金の 金属板を含むことを特徴とする請求項1に記載の半導体 10 用髙熱伝導性セラミックスパッケージ。

【請求項3】 半導体素子を搭載するA1NまたはBeOの セラミックス基板と、前記セラミックス基板の半導体素 子を搭載する側の面に接合されたCuまたはCuを主とする 合金の金属板とを含むことを特徴とする半導体用高熱伝 導性セラミックスパッケージ。

【請求項4】 前記半導体用高熱伝導性セラミックスパ ッケージが、さらに前記金属板が接合されたセラミック ス基板を搭載する金属部材を備え、該金属部材が、熱伝 導率が100W/m K 以上の金属で構成されていることを 特徴とする請求項1~3のいずれか1項に記載の半導体 用高熱伝導性セラミックスパッケージ。

前記金属部材が、Cu-W合金、Cu-Mo合 【請求項5】 金またはCuで構成されていることを特徴とする請求項4 に記載の半導体用高熱伝導性セラミックスパッケージ。

【請求項6】 半導体素子を搭載するA1NまたはBeOの セラミックス基板と、該基板が直接接合されて搭載され る金属部材とを備え、該金属部材が、熱伝導率が100W /mK以上の金属で構成されていることを特徴とする半 導体用高熱伝導性セラミックスパッケージ。

【請求項7】 前記金属部材がCuまたはCuを主とする合 金で構成されており、前記セラミックス基板が搭載され る部分が他の部位よりも厚いことを特徴とする請求項6 に記載の半導体用髙熱伝導性セラミックスパッケージ。

## 【発明の詳細な説明】

#### [0001]

【産業上の利用分野】本発明は、半導体用高熱伝導性セ ラミックスパッケージに関する。より詳細には、ハイパ ワートランジスタ、マイクロ波モノシリックIC(MM IC)等の髙出力の素子を搭載することが要求されるマ 40 イクロ波パッケージ等に適した半導体用髙熱伝導性セラ ミックスパッケージに関する。

### [0002]

【従来の技術】各種半導体素子の出力、動作速度等の向 上に伴い、その発熱による障害が顕在化してきた。この ような高速、髙出力の半導体素子は、発熱量が大きいの で過熱により動作特性が低下することがある。この不具 合を防ぐために、このような半導体素子用のパッケージ では、熱伝導性の高い材料で構成された基板に半導体素 子を搭載するよう構成されている。従来、発熱量の大き 50 い髙出力半導体素子用パッケージには、熱伝導性の優れ た酸化ベリリウム(BeO)を基板として使用してきた。 [0003]

【発明が解決しようとする課題】BeOを半導体素子用パ ッケージに使用する場合、Be〇基板表面にメタライズを 施し、CuW合金あるいはCuの金属部材に接合して半導体 素子を搭載していた。しかしながら、近年、半導体素子 の発熱量の増加が著しくBeOを使用した半導体素子用パ ッケージにおいても、熱放散性が限界に近づきつつあ る。これに対して、BeOを薄肉化して熱放散性を向上さ せることが検討されてきた。しかしながら、BeOには毒 性がある上に加工性が悪く、薄肉化することが困難であ った。そのため、BeOを使用した半導体素子パッケージ では、薄肉化により熱放散性を向上させることが事実上 不可能であり、より高い熱放散性が必要なときには対応 ができない。また、熱放散性に優れるダイヤモンドや立 方晶窒化ホウ素 (cBN) 等の材料は、半導体素子パッ ケージに応用するには価格が高く、実用性が低い。

【0004】そこで本発明の目的は、上記従来技術の問 題点を解決した新規な半導体用髙熱伝導性セラミックス パッケージを提供することにある。

#### [0005]

【課題を解決するための手段】本発明に従うと、半導体 素子を搭載するA1NまたはBeOのセラミックス基板と、 前記セラミックス基板の半導体素子を搭載する側とは反 対側の面に接合され、前記セラミックス基板の厚さ以上 の厚さを有するCuまたはCuを主とする合金の金属板とを 含むことを特徴とする半導体用高熱伝導性セラミックス パッケージが提供される。

【0006】また、本発明では、半導体素子を搭載する AlNまたはBeOのセラミックス基板と、前記セラミック ス基板の半導体素子を搭載する側の面に接合されたCuま たはCuを主とする合金の金属板とを含むことを特徴とす る半導体用高熱伝導性セラミックスパッケージが提供さ れる。

【0007】本発明の半導体用髙熱伝導性セラミックス パッケージは、半導体素子を搭載する上記セラミックス 基板の半導体素子を搭載する側の面に接合されたCuまた はCuを主とする合金の金属板および半導体素子を搭載す る側とは反対側の面に接合され、前記セラミックス基板 の厚さ以上の厚さを有するCuまたはCuを主とする合金の 金属板の両方を備えていてもよい。

【0008】本発明のセラミックスパッケージに類似の 構成を有するものとして、本件出願人による特開平1-103853号公報に開示された金属部材に搭載されるセラミ ックス基板に銅または銅合金をメタライズまたは接着す るものがある。しかしながら、同公報に開示されたもの は、セラミックス基板と金属部材との間の応力緩和を目 的としたものであり、本発明のセラミックスパッケージ とは、セラミックス基板と、それに接合された銅または

銅合金部分の厚さの関係が異なり、判別可能である。

【0009】なお、本発明のセラミックスパッケージに使用するCuまたはCuを主とする合金の金属板は、特性としてその熱伝導性が最も重要であり、純度等はたいして問題にならない。具体的には、熱伝導率が300W/mK以上の金属で構成されていることが好ましい。

【0010】本発明のセラミックスパッケージは、さらに前記金属板が接合されたセラミックス基板を搭載する金属部材を備え、この金属部材が、熱伝導率が100W/mK以上の金属で構成されていることが好ましい。この金属部材は、例えば、Cu-W合金、Cu-Mo合金またはCuで構成されていることが好ましい。

【0011】さらに、本発明では、半導体素子を搭載するA1NまたはBeOのセラミックス基板と、該基板が直接接合されて搭載される金属部材とを備え、該金属部材が熱伝導率が100W/m K以上の金属で構成されていることを特徴とする半導体用高熱伝導性セラミックスパッケージが提供される。このセラミックスパッケージにおいては、金属部材が、上記の金属板に用いられるものと同様なCuまたはCuを主とする合金で構成されており、前記基板が搭載される部分が他の部位よりも厚いことが好ましい。

#### [0012]

【作用】本発明のセラミックスパッケージは、半導体素子を搭載するA1NまたはBeOのセラミックス基板と、このセラミックス基板の少なくとも一面に接合されたCuまたはCuを主とする合金の放熱用金属板とを備える。特にセラミックス基板の半導体素子を搭載する面とは反対側の面に放熱用金属板が接合されている場合には、この金属板は基板の厚さ以上の厚さを有する。一般にBeOの熱伝導率は、220W/mkから280W/mKであり、それに対し、本件発明で使用する放熱用金属板の熱伝導率は300W/mK以上(Cuの熱伝導率は393W/mK)である。従って、本発明のセラミックスパッケージは基板の熱抵抗を低下させるには好適な構成となっている。

【0013】本発明のセラミックスパッケージにおいては、基板の素子が搭載される面に金属板を接合すると、素子が搭載されていない面に金属板を接合した場合よりも熱抵抗を下げることが可能である。また、基板の両面に金属板を接合すると、さらに効果的に熱抵抗を低下させることができる。本発明のセラミックスパッケージでは、いずれの構造においても、セラミックス基板(A1N基板またはBeO基板)により、絶縁を保つことができる。

【0014】本発明のセラミックスパッケージは、上記の金属板が接合された基板が、熱伝導率100W/mK以上の金属部材に搭載されることが好ましい。金属部材の熱伝導率が、100W/mK未満の場合には、セラミックスパッケージの熱放散性が悪くなる。上記の金属部材に使用される金属材料は、具体的には、Cu-W合金、Cu-

Mo合金またはCuが好ましい。この金属部材の基板搭載部分の厚さは、必要に応じて薄くすることもできる。すなわち、実装する際の機械的観点から金属部材の上面から半導体素子の搭載部までの寸法が変更できない場合、金属部材の基板搭載部分の厚さを薄くして、上記の金属板が接合された基板を搭載してもよい。このような構成にすることで、基板の半導体素子が搭載されていない面に接合された金属板の厚さを基板の厚さ以上にしても、金属板が接合された基板を金属部材に搭載できる。

【0015】上記本発明のセラミックスパッケージは以下の工程で製造する。まず絶縁体であるAIN基板またはBeO基板にメタライズを施す。メタライズはグリーンシートに直接金属を塗布し、グリーンシートと金属とを同時焼成させるコファイヤー法でもよいし、予め焼結体を作製した後メタライズを施すポストメタライズ法でも構わない。またポストメラタイズ法では、金属蒸着などの薄膜法、スクリーン印刷などの厚膜法などいずれの方法でも可能である。上記のメタライズを施した基板に対し、片面もしくは両面に金属板をロウ付けなどで接合する。さらに、この金属板が接合された基板をやはりロウ付けをで金属部材に搭載してもよい。上記の複数のロウ付けを一工程で行ってもよい。

【0016】上記の方法で製造された本発明のセラミックスパッケージの熱抵抗は、従来のBeOのみを用いたパッケージより低く、より高出力の素子が搭載可能であり、安価なCuを用いているため低コストで作製できる。【0017】以下、本発明を実施例によりさらに詳しく説明するが、以下の開示は本発明の単なる実施例に過ぎず、本発明の技術的範囲をなんら制限するものではない。

#### [0018]

【実施例】図 1 ~図 5 および図 7 に、それぞれ異なる構成の本発明の半導体用高熱伝導性セラミックスパッケージを示す。図 1 (a)、図 2 (a)、図 3 (a)、図 4 (a)、図 5 (a) および図 7 (a) は、それぞれ本発明の半導体用高熱伝導性セラミックスパッケージの斜視図であり、図 1 (b)、図 2 (b)、図 3 (b)、図 4 (b)、図 5 (b) および図 7 (b) は、それぞれ図 1 (a)、図 2 (a)、図 3 (a)、図 4 (a)、図 4 (b)、図 5 (b) および図 4 (c)、図 5 (c) および図 5 (d) および図 5 (e) および図 5 (e) および図 5 (f) の矢印で示した断面における断面図である。

【0019】図1(a)および(b)に本発明のセラミックスパッケージの第1の実施例を示す。図1(a)および(b)のセラミックスパッケージは、上面に4個の半導体素子4を搭載したA1N基板1と、A1N基板1の下面に接合されたCu板2と、それらを搭載するCu-W合金の金属部材3とを備える。金属部材3の中央部付近には、金属部材3を横切って2本の溝31が設けられ、それにより搭載部32が形成されている。Cu板2は、金属部材3の搭載部32にろう付けされている。また、金属部材3の両端には、U字型の切込みが形成されている。セラミックスパッケー

10

30

ジを配線基板等に搭載する場合には、この切込みを利用 してビス等でセラミックスパッケージを基板に固定す る。

【0020】図示されていないが、セラミックス基板1上または金属部材3上に電極が設けられており、半導体素子4に必要な電気的な配線が行われていてもよい。また、セラミックス基板1上にプリント配線が施されていてもよい。さらに、半導体素子4を保護するキャップが被せられ、そのキャップに半導体素子4と外部との電気的な接続のための電極が設けられていてもよい。

【0021】本実施例では、A1N基板1の寸法を10mm×10mm×0.25mmとし、Cu板2の寸法を10mm×10mm×0.35mmとし、金属部材3の寸法を12mm×28mm×1.5mmとした。また、基板1には、熱伝導率180W/m KのA1Nを使用したが、基板1には熱伝導率120W/m K以上で十分な絶縁性を有するセラミックス、例えば、SiC、BeO等任意のものが使用できる。一方、Cu板2には、熱伝導率が300W/m K以上のCuまたはCuを主とした合金が使用できる。さらに、金属部材3は、熱伝導率100W/m K以上のCu-Mo合金、Cu等が使用可能である。

【0022】図2(a)および(b)に本発明のセラミックスパッケージの第2の実施例を示す。図2(a)および(b)のセラミックスパッケージは、上面に4個の半導体素子4を搭載したA1N基板1と、A1N基板1の半導体4が搭載されている上面に接合されたCu板2と、それらを搭載するCu-W合金の金属部材3とを備える。Cu板2には、半導体素子4に対応した孔が開いており、半導体素子4はその孔から露出していて、Cu板2には接触していない。金属部材3は、図1(a)および(b)に示されているものと等しい。

【0023】本実施例では、A1N基板1の寸法を10mm×10mm×0.4mmとし、Cu板2の寸法を10mm×10mm×0.2mmとした。使用されている材料の熱伝導率は、図1(a)および(b)に示されているものと等しい。本実施例のセラミックスパッケージは、放熱用のCu板2がA1N基板1の半導体4が搭載されている面に接合されているので、図1(a)および(b)に示されているものよりもさらに熱抵抗が小さい。

【0024】図3(a)および(b)に本発明のセラミックスパッケージの第3の実施例を示す。図3(a)および(b)の 40セラミックスパッケージは、上面に4個の半導体素子4を搭載したA1N基板1と、A1N基板1の下面に接合されたCu板2と、それらを搭載するCu-W合金の金属部材3とを備える。本実施例のセラミックスパッケージでは、金属部材3の中央部分33が切削されて薄くなっており、その部分にCu板2がろう付けにより固定されている。Cu板2は、金属部材3が薄い分厚いものを使用している。

【0025】本実施例では、A1N基板1の寸法を10mm× 10mm×0.2mmとし、Cu板2の寸法を10mm×10mm×0.8mmと し、金属部材3の寸法を12mm×28mmで、中央部分33の厚 50 さを1.1mm、他の部分の厚さを1.5mmとした。使用されている材料の熱伝導率は、図1(a)および(b)に示されているものと等しい。本実施例のセラミックスパッケージは、全体の高さが、図1(a)および(b)に示されているものと等しいにも関わらず、熱伝導率が高い放熱用Cu板2の厚さがはるかに厚いので、図1(a)および(b)に示されているものよりもさらに熱抵抗が小さい。

【0026】図4(a)および(b)に本発明のセラミックスパッケージの第4の実施例を示す。図4(a)および(b)のセラミックスパッケージは、上面に4個の半導体素子4を搭載したA1N基板1と、A1N基板1の半導体4が搭載されている上面に接合されたCu板2と、それらを搭載するCu-W合金の金属部材3とを備える。Cu板2には、半導体素子4に対応した孔が開いており、半導体素子4はその孔から露出していて、Cu板2には接触していない。金属部材3は、図3(a)および(b)に示されているものと等しい。

【0027】本実施例では、A1N基板1の寸法を10mm×10mm×0.4mmとし、Cu板2の寸法を10mm×10mm×0.2mmとした。使用されている材料の熱伝導率は、図1(a)および(b)に示されているものと等しい。本実施例のセラミックスパッケージは、図1(a)および(b)に示されているものに比較して、全体の高さが低いにも関わらず放熱用のCu板2が、A1N基板1の半導体4が搭載されている面に接合されているので、十分小さい熱抵抗を有する。

【0028】図5(a)および(b)に本発明のセラミックスパッケージの第5の実施例を示す。図5(a)および(b)のセラミックスパッケージは、上面に4個の半導体素子4を搭載したA1N基板1と、A1N基板1の半導体4が搭載されている上面に接合されたCu板21と、A1N基板1の下面に接合されたCu板22と、それらを搭載するCu-W合金の金属部材3とを備える。Cu板21には、半導体素子4に対応した孔が開いており、半導体素子4はその孔から露出していて、Cu板21には接触していない。金属部材3は、図3(a)および(b)に示されているものと同様、中央部分33が切削されて薄くなっており、その部分にCu板22がろう付けにより固定されている。

【0029】本実施例では、A1N基板1の寸法を10mm×10mm×0.2mmとし、Cu板21の寸法を10mm×10mm×0.2mmとし、Cu板22の寸法を10mm×10mm×0.4mmとし、金属部材3の寸法を12mm×28mmで、中央部分33の厚さを1.3mm、他の部分の厚さを1.5mmとした。使用されている材料の熱伝導率は、図1(a)および(b)に示されているものと等しい。使用されている材料の熱伝導率は、図1(a)および(b)に示されているものと等しい。本実施例のセラミックスパッケージは、図1(a)および(b)に示されているものに比較して、放熱用のCu板がA1N基板1の両面に接合されているので、熱抵抗が極めて小さい。

【0030】本実施例では、基板1の半導体素子4を搭載する側の上面に接合されているCu板21が、基板1の上

面全体を覆う構成となっているが、図5の構成のセラミックスパッケージの場合、必ずしもその必要はない。すなわち、基板1の下面に接合されたCu板22により、ある程度の熱放散性は確保されているので、基板1の上面に接合されたCu板は、図6(a)に示すよう、半導体素子4が搭載される部分のみを覆う構成のCu板23であっても、また、図6(b)に示すよう、回路配線等を形成する構成のCu板24であってもよい。

【0031】図7(a)および(b)に本発明のセラミックスパッケージの第6の実施例を示す。図7(a)および(b)のセラミックスパッケージは、上面に4個の半導体素子4を搭載したA1N基板1と、A1N基板1を直接搭載するCuの金属部材3とを備える。金属部材3の中央部付近には、金属部材3を横切って2本の溝31が設けられ、それにより他の部分より厚い搭載部32が形成されている。A1N基板1は、金属部材3の搭載部32にろう付けされている。他の構成は、図1(a)および(b)に示したものと等しい。

【0032】本実施例では、A1N基板1の寸法を10mm×10mm×0.2mmとし、金属部材3の寸法を12mm×28mmで、搭載部32の厚さを1.8mm、他の部分の厚さを1.5mmとした。本実施例のセラミックスパッケージは、Cu板と金属部材との接合部がないので極めてよい熱放散性を示す。また、本実施例のセラミックスパッケージは、特に、基板1にA1N基板を使用することが推奨される。A1N基板は薄肉化が容易であるので、機械的観点から金属部材の上面から半導体素子の搭載部までの寸法が固定されている場合でも、基板の厚さを変更することで、金属部材3

の形状を熱放散性に優れた形状に保ったまま対応できるからである。一方、金属部材3には、熱伝導率が300W/m K以上のCuまたはCuを主とした合金が使用できる。 [0033]図1、図2、図3、図5および図7に示す本発明の半導体用高熱伝導性セラミックスパッケージを作製した。いずれのセラミックスパッケージにおいても、基板1として、高融点金属を含むペーストのメタライズを施したA1N基板を使用した。図1、図2、図3および図5のセラミックスパッケージの場合、このA1N基板にAg-Cu口ウによりCu板を口ウ付けした。

【0034】上記のCu板が接合された基板1を、さらに、Cu-W合金の金属部材3にAg-Cuロウによりロウ付けした。一方、図7のセラミックスパッケージは、Cuの金属部材3に、A1N基板をAg-Cuロウにより直接ロウ付けした。上記の金属部材3に接合された各基板1に半導体素子4としてSiチップを420℃でロウ付けし、本発明の半導体用高熱伝導性セラミックスパッケージが完成した。

【0035】それぞれのセラミックスパッケージのSiチップを発熱させ、パッケージの熱抵抗を測定した。また、比較例として、厚さ 0.6mmのBe O基板を、本発明のセラミックスパッケージと等しいCuーWの金属部材に直接ロウ付けしたもの、および金属部材に熱伝導率が100W/m KであるWCーCo合金を使用して試料1と等しい形状に作製したパッケージの熱抵抗も測定した。結果を併せて表1に示す。

[0036]

【表1】

部材 (厚さ皿)	比較例	比較例	試料1 (図1)	試料 2 (図 2)	試料3 (図3)	試料4 (図5)	試料 5 (図 7)
上側Cu板	<b>-</b>	_	-	Cu (0. 2)	-	Cu (0. 2)	_
セラミック ス <b>基板</b>	Be O (0. 6)	Al N (0. 25)	Al N (0. 25)	Al N (0.4)	Al N (0. 2)	A1 N (0. 2)	Al N (0. 2)
下側Cu板	-	Cu (0. 35)	Cu (0. 35)	-	Cu (0.8)	Cu (0.4)	_
金属部材 (搭載部)	Cu – W (1.5)	WC-Co (1.5)	Cu — W (1.5)	Cu – W (1.5)	Cu-W (1.1)	Cu – W (1. 3)	Cu (1. 8)
熱抵抗 (℃/W)	4. 39	7. 33	4. 98	3.04	2. 63	2. 51	1. 67

【0037】表1に示したように、Cu板2がA1N基板1 に接合され、さらにCu板2が、Cu-W合金の金属部材3 に接合された構成の本発明のセラミックスパッケージ は、BeO基板が直接Cu-W合金の金属部材3に接合された従来のセラミックスパッケージよりも、優れた熱特性を有する。また、Cu板が、A1N基板1の半導体素子4が

搭載された上面に接合されたものはさらに優れた熱特性を有する。一方、金属部材にWC-Co合金を使用したものは、熱放散性が極めて悪く、実用性に乏しいことがわ

#### [0038]

かった。

【発明の効果】以上詳述のように、本発明の半導体用高熱伝導性セラミックスパッケージは、A1N基板またはBe O基板にCu板を接合する特徴的な構成により、熱抵抗を低減している。本発明により、高出力の素子を搭載することが可能なパッケージが提供される。

## 【図面の簡単な説明】

【図1】(a)は、本発明の半導体用高熱伝導性セラミックスパッケージの第1の実施例の斜視図であり、(b)は、(a)の矢印で示した面における断面図である。

【図2】(a)は、本発明の半導体用高熱伝導性セラミックスパッケージの第2の実施例の斜視図であり、(b)は、(a)の矢印で示した面における断面図である。

【図3】(a)は、本発明の半導体用高熱伝導性セラミックスパッケージの第3の実施例の斜視図であり、(b)

は、(a)の矢印で示した面における断面図である。

【図4】(a)は、本発明の半導体用高熱伝導性セラミックスパッケージの第4の実施例の斜視図であり、(b)は、(a)の矢印で示した面における断面図である。

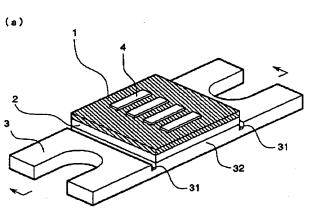
【図5】(a)は、本発明の半導体用高熱伝導性セラミックスパッケージの第5の実施例の斜視図であり、(b)は、(a)の矢印で示した面における断面図である。

【図6】(a)および(b)は、それぞれ本発明の半導体用高熱伝導性セラミックスパッケージの上側Cu板の変形例を示す斜視図ある。

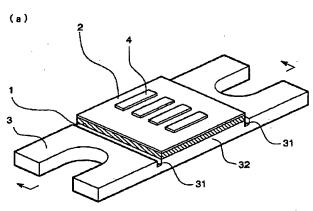
【図7】(a)は、本発明の半導体用高熱伝導性セラミックスパッケージの第6の実施例の斜視図であり、(b)は、(a)の矢印で示した面における断面図である。 【符号の説明】

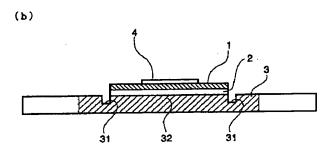
- 1 基板
- 2、21、22 Cu板
- 3 金属部材
- 4. 半導体素子

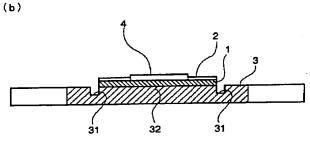
[図1]

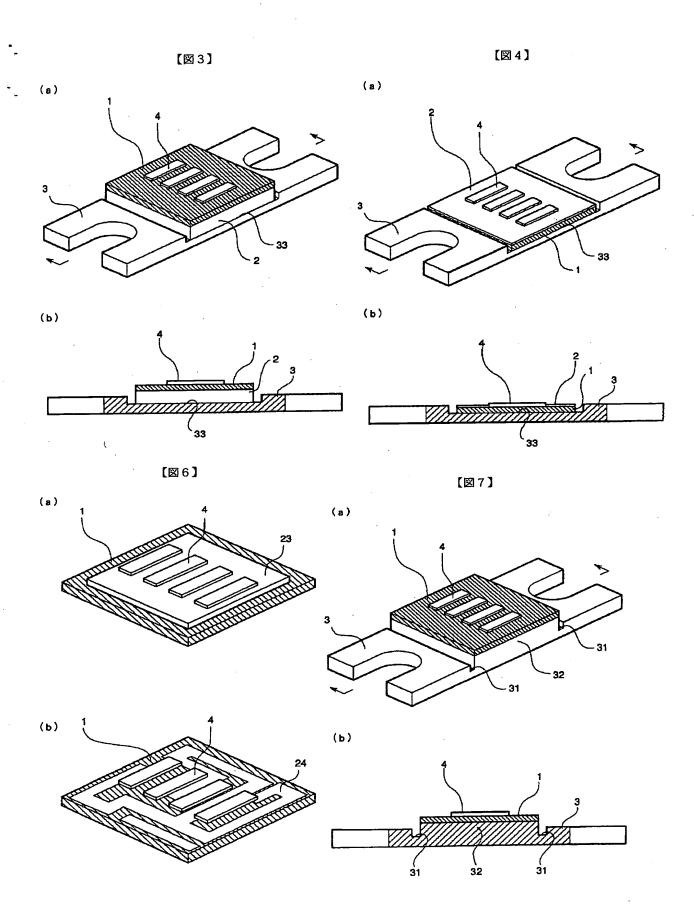




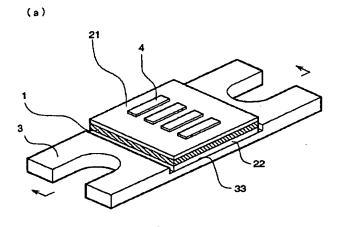




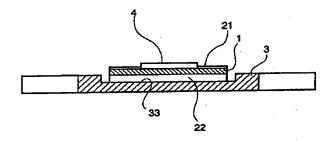




[図5]



(b)



## フロントページの続き

(51) Int.C1.6

H O 1 L 23/12

23/14 23/373 識別記号 庁内整理番号 301 J

FΙ

技術表示箇所